

SKRIPSI

**INVERTER MULTILEVEL SUMBER DC TUNGGA
DENGAN JUMLAH MINIMUM SAKLAR ELEKTRONIK**

Disusun dan diajukan oleh:

**AYU SYAHRANI
D041 20 1100**



**PROGRAM STUDI SARJANA TEKNIK ELEKTRO
FAKULTAS TEKNIK
UNIVERSITAS HASANUDDIN
GOWA
2024**

LEMBAR PENGESAHAN SKRIPSI

INVERTER MULTILEVEL SUMBER DC TUNGGAL DENGAN JUMLAH MINIMUM SAKLAR ELEKTRONIK

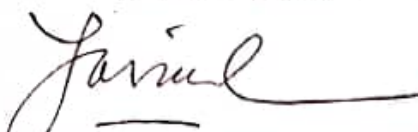
Disusun dan diajukan oleh

Ayu Syahrani
D041201100

Telah dipertahankan di hadapan Panitia Ujian yang dibentuk dalam rangka
Penyelesaian Studi Program Sarjana Program Studi Teknik Elektro
Fakultas Teknik Universitas Hasanuddin
Pada tanggal 16 Oktober 2024
Dan dinyatakan telah memenuhi syarat kelulusan

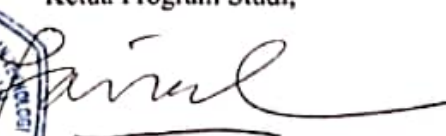
Menyetujui,

Pembimbing Utama,



Prof. Dr.-Ing. Ir. Faizal A Samman, IPU, ACPE, APEC Eng.
NIP. 197506052002121004

Ketua Program Studi,




Prof. Dr.-Ing. Ir. Faizal A Samman, IPU, ACPE, APEC Eng.
NIP. 197506052002121004

PERNYATAAN KEASLIAN

Yang bertanda tangan dibawah ini ;

Nama : Ayu Syahrani
NIM : D041201100
Program Studi : Teknik Elektro
Jenjang : S1

Menyatakan dengan ini bahwa karya tulisan saya berjudul

INVERTER MULTILEVEL SUMBER DC TUNGGAL DENGAN JUMLAH MINIMUM SAKLAR ELEKTRONIK

Adalah karya tulisan saya sendiri dan bukan merupakan pengambilan alihan tulisan orang lain dan bahwa skripsi yang saya tulis ini benar-benar merupakan hasil karya saya sendiri.

Semua informasi yang ditulis dalam skripsi yang berasal dari penulis lain telah diberi penghargaan, yakni dengan mengutip sumber dan tahun penerbitannya. Oleh karena itu semua tulisan dalam skripsi ini sepenuhnya menjadi tanggung jawab penulis. Apabila ada pihak manapun yang merasa ada kesamaan judul dan atau hasil temuan dalam skripsi ini, maka penulis siap untuk diklarifikasi dan mempertanggungjawabkan segala resiko.

Segala data dan informasi yang diperoleh selama proses pembuatan skripsi, yang akan dipublikasi oleh Penulis di masa depan harus mendapat persetujuan dari Dosen Pembimbing.

Apabila dikemudian hari terbukti atau dapat dibuktikan bahwa sebagian atau keseluruhan isi skripsi ini hasil karya orang lain, maka saya bersedia menerima sanksi atas perbuatan tersebut.

Gowa, 16 Oktober 2024

Yang Menyatakan



Ayu Syahrani

ABSTRAK

AYU SYAHRANI. *Inverter Multilevel Sumber DC Tunggal dengan Jumlah Minimum Saklar Elektronik* (dibimbing oleh Faizal Arya Samman)

Inverter diperlukan untuk mengubah keluaran DC menjadi AC agar dapat digunakan pada peralatan listrik. Inverter konvensional awalnya dirancang dengan topologi sederhana namun memiliki beberapa keterbatasan seperti tingkat distorsi harmonik yang tinggi, rendahnya efisiensi dan masalah lain yang berkaitan dengan outputnya. Untuk mengatasi keterbatasan tersebut, digunakan inverter multilevel untuk meningkatkan jumlah level tegangan lebih dari dua tingkat agar gelombang keluaran yang dihasilkan mendekati sinusoidal. Akan tetapi dengan meningkatkan level tegangan akan menaikkan pula jumlah komponen yang dibutuhkan. Oleh karena itu, penelitian ini menyajikan topologi baru inverter multilevel (MLI) dengan jumlah saklar yang lebih minimum yang dioptimalkan dari jenis inverter Neutral Point Clamped (NPC). Jumlah saklar pada setiap rangkaian inverter bagian atas dikurangi dengan tetap mempertahankan kualitas keluarannya. Terdapat tiga jenis inverter yang akan dibuat yaitu 5 level, 7 level dan 9 level dan dilakukan perbandingan dengan rangkaian inverter NPC. Parameter yang diukur berupa daya masukan, daya keluaran, efisiensi dan *Total Harmonic Distortion* (THD) yang diperoleh dari aplikasi PSIM. Grafik hasil simulasi juga ditampilkan pada penelitian ini. Hasil penelitian menunjukkan bahwa topologi baru yang diusulkan mampu mengurangi jumlah komponen, terutama saklar, tanpa mengorbankan kualitas keluaran inverter. Selain itu, penerapan metode NLCS pada penentuan nilai kapasitor juga mampu meningkatkan kualitas keluaran dengan mengurangi nilai THD. Nilai THD yang dihasilkan pada topologi baru telah memenuhi standar IEEE 519:2022. Penelitian ini diharapkan dapat memberikan kontribusi terhadap pengembangan inverter multilevel yang lebih efisien dan hemat biaya, serta menawarkan solusi inovatif dalam bidang konversi daya.

Kata Kunci: Inverter Multilevel, Inverter Multilevel Minimum Saklar, Total Harmonik Distorsi

ABSTRACT

AYU SYAHRANI. *Multilevel Inverter Single DC Source with Minimum Number of Electronic Switches* (supervised by Faizal Arya Samman)

Inverters are required to convert DC output into AC for use in electrical appliances. Conventional inverters are initially designed with simple topologies but have several limitations such as high levels of harmonic distortion, low efficiency and other issues related to their output. To overcome these limitations, multilevel inverters are used to increase the number of Voltage levels by more than two levels so that the resulting output waveform is close to sinusoidal. However, increasing the Voltage level will also increase the number of components required. Therefore, this research presents a new multilevel inverter (MLI) topology with an optimised minimum number of switches of the Neutral Point Clamped (NPC) inverter type. The number of switches in each upper inverter circuit is reduced while maintaining the output quality. There are three types of inverters that will be made, namely 5 levels, 7 levels and 9 levels and compared with the NPC inverter circuit. The parameters measured are input power, output power, efficiency and Total Harmonic Distortion (THD) obtained from the PSIM application. Graphs of simulation results are also displayed in this research. The results show that the proposed new topology is able to reduce the number of components, especially switches, without compromising the inverter output quality. In addition, the application of the NLCS method to determine the capacitor value is able to improve the output quality by reducing the THD value. The THD value generated in the new topology has met the IEEE 519:2022. This research is expected to contribute to the development of more efficient and cost-effective multilevel inverters, as well as offer innovative solutions in the field of power conversion.

Keywords: Multilevel Inverter, Minimum Switch Multilevel Inverter, Total Harmonic Distortion

DAFTAR ISI

LEMBAR PENGESAHAN SKRIPSI	i
PERNYATAAN KEASLIAN	ii
ABSTRAK.....	iii
ABSTRACT	iv
DAFTAR ISI	v
DAFTAR GAMBAR	vii
DAFTAR TABEL	ix
DAFTAR LAMPIRAN	x
KATA PENGANTAR	xi
BAB I PENDAHULUAN.....	1
1.1 Latar Belakang	1
1.2 Rumusan Masalah	3
1.3 Tujuan Penelitian	3
1.4 Manfaat Penelitian	4
1.5 Batasan Masalah.....	4
BAB II TINJAUAN PUSTAKA.....	6
2.1 Inverter	6
2.2 Multilevel Inverter	7
2.2.1 <i>Flying Capacitor</i> Multilevel Inverter	7
2.2.2 <i>Diode Clamped</i> Multilevel Inverter.....	8
2.2.3 <i>Cascaded H-Bridge</i> Multilevel Inverter	9
2.4 <i>Pulse Width Modulation</i>	10
2.5 <i>Total Harmonic Distortion</i>	11
2.6 Efisiensi Daya	12
2.7 Filter Pasif	12
2.8 Ulasan Penelitian Serupa.....	13
BAB III METODE PENELITIAN	16
3.1 Waktu dan Lokasi Penelitian	16
3.2 Variabel Penelitian	16
3.3 Alat dan Bahan	16
3.4 Teknik Pengumpulan Data	17
3.5 Teknik Analisis Data	17
3.6 Alur Penelitian	18
3.7 Pemodelan Sirkuit	20
3.8 Konfigurasi Saklar	22
3.8.1 5 Level	23
3.8.2 7 Level	26
3.8.3 9 Level	29
3.9 Penentuan Nilai Filter LC	32
3.10 Parameter Simulasi	34
BAB IV HASIL DAN PEMBAHASAN.....	35
4.1 Hasil Simulasi tanpa Filter	35
4.2 Hasil Simulasi dengan Filter LC	37
4.3 Hasil Simulasi dengan Jenis dan Nilai Beban Berbeda	40
4.3.1 Beban Resistif (R) yang Berbeda	41
4.3.2 Beban Resistif dan Induktif yang Berbeda (RL)	46

4.4 Hasil Simulasi dengan Metode <i>Nearest Level Capacitor Stage</i>	51
BAB V KESIMPULAN DAN SARAN	57
5.1 Kesimpulan	57
5.2 Saran.....	58
DAFTAR PUSTAKA	59
LAMPIRAN.....	62

DAFTAR GAMBAR

Gambar 1 Rangkaian inverter jembatan penuh (<i>Full-Bridge</i>)	6
Gambar 2 Inverter multilevel tipe <i>flying capacitor</i>	8
Gambar 3 Inverter multilevel tipe <i>diode clamped</i>	9
Gambar 4 Inverter multilevel tipe <i>cascade H-bridge</i>	10
Gambar 5 Filter LC.....	13
Gambar 6 Diagram Alur Penelitian	18
Gambar 7 Rangkaian NPC 5 level, 7 level, dan 9 level.....	20
Gambar 8 Rangkaian MLI minimum saklar 5 level, 7 level, dan 9 level	21
Gambar 9 Rangkaian MLI minimum saklar n -level	22
Gambar 10 Konfigurasi saklar MLI 5 level	23
Gambar 11 Sinyal keluaran tiap saklar MLI 5 level	24
Gambar 12 Keluaran MLI 5 level minimum saklar.....	24
Gambar 13 Konfigurasi saklar MLI 7 level minimum saklar.....	26
Gambar 14 Sinyal keluaran tiap saklar MLI 7 level minimum saklar	27
Gambar 15 Keluaran MLI 7 level minimum saklar.....	27
Gambar 16 Konfigurasi saklar MLI 9 level minimum saklar.....	29
Gambar 17 Sinyal keluaran tiap saklar MLI 9 level minimum saklar	30
Gambar 18 Keluaran MLI 9 level minimum saklar.....	31
Gambar 19 Hubungan nilai filter LC dengan THD dan amplitudo untuk MLI 5 level	33
Gambar 20 Hubungan nilai filter LC dengan THD dan amplitudo untuk MLI 7 level	33
Gambar 21 Hubungan nilai filter LC dengan THD dan amplitudo untuk MLI 9 level	34
Gambar 22 Hasil simulasi rangkaian inverter multilevel NPC tanpa filter	36
Gambar 23 Hasil simulasi rangkaian inverter multilevel minimum saklar tanpa filter	37
Gambar 24 Hasil simulasi rangkaian inverter multilevel NPC dengan filter LC	39
Gambar 25 Hasil simulasi rangkaian inverter multilevel minimum saklar dengan filter LC	39
Gambar 26 Kurva tegangan step parameter MLI 5 level minimum saklar dengan beban R berbeda-beda.....	42
Gambar 27 Kurva tegangan step parameter MLI 7 level minimum saklar dengan beban R berbeda-beda.....	43
Gambar 28 Kurva tegangan step parameter MLI 9 level minimum saklar dengan beban R berbeda-beda.....	43
Gambar 29 Kurva tegangan step parameter MLI 5 level minimum saklar menggunakan filter LC dengan beban R berbeda-beda	45
Gambar 30 Kurva tegangan step parameter MLI 7 level minimum saklar menggunakan filter LC dengan beban R berbeda-beda	46
Gambar 31 Kurva tegangan step parameter MLI 9 level minimum saklar menggunakan filter LC dengan beban R berbeda-beda	46
Gambar 32 Kurva tegangan step parameter MLI 5 level minimum saklar tanpa filter dengan nilai beban RL berbeda-beda	48
Gambar 33 Kurva tegangan step parameter MLI 7 level minimum saklar tanpa filter dengan nilai beban RL berbeda-beda	48
Gambar 34 Kurva tegangan step parameter MLI 9 level minimum saklar tanpa filter dengan nilai beban RL berbeda-beda	49
Gambar 35 Kurva tegangan step parameter MLI 5 level minimum saklar menggunakan filter LC dengan beban RL berbeda-beda.....	51
Gambar 36 Kurva tegangan step parameter MLI 7 level minimum saklar menggunakan filter LC dengan beban RL berbeda-beda.....	51
Gambar 37 Kurva tegangan step parameter MLI 9 level minimum saklar menggunakan filter LC dengan beban RL berbeda-beda.....	51
Gambar 38 Perbandingan grafik NLCS dan non-NLCS.....	52

Gambar 39 Kurva tegangan step parameter menggunakan metode NLCS tanpa filter dengan beban R yang berbeda-beda	53
Gambar 40 Kurva tegangan step parameter metode NLCS menggunakan filter LC dengan beban R berbeda-beda.....	54
Gambar 41 Kurva tegangan step parameter metode NLCS tanpa filter dengan beban RL yang berbeda-beda	55
Gambar 42 Kurva tegangan step parameter metode NLCS menggunakan filter dengan beban RL yang berbeda-beda	55

DAFTAR TABEL

Tabel 1 Batas distorsi tegangan berdasarkan standar IEEE 519:2022.....	12
Tabel 2 Ulasan penelitian serupa.....	13
Tabel 3 Peralihan keadaan saklar MLI 5 level minimum saklar.....	23
Tabel 4 Peralihan keadaan saklar MLI 7 level minimum saklar.....	26
Tabel 5 Peralihan keadaan saklar MLI 9 level minimum saklar.....	30
Tabel 6 Nilai induktor dan kapasitor pada filter LC	34
Tabel 7 Parameter Simulasi	34
Tabel 8 Data hasil simulasi tanpa menggunakan filter LC dengan beban R 50 Ω	35
Tabel 9 Data hasil simulasi menggunakan filter LC dengan beban R 50 Ω	38
Tabel 10 Data hasil simulasi MLI 5 level minimum saklar dengan nilai beban R yang berbeda-beda.....	41
Tabel 11 Data hasil simulasi MLI 7 level minimum saklar dengan nilai beban R yang berbeda-beda.....	42
Tabel 12 Data hasil simulasi MLI 9 level minimum saklar dengan nilai beban R yang berbeda-beda.....	42
Tabel 13 Data hasil simulasi MLI 5 level minimum saklar menggunakan filter LC dengan nilai beban R yang berbeda-beda.....	44
Tabel 14 Data hasil simulasi MLI 7 level minimum saklar menggunakan filter LC dengan nilai beban R yang berbeda-beda.....	45
Tabel 15 Data hasil simulasi MLI 9 level minimum saklar menggunakan filter LC dengan nilai beban R yang berbeda-beda.....	45
Tabel 16 Data hasil simulasi MLI 5 level minimum saklar tanpa filter dengan nilai beban RL yang berbeda-beda	47
Tabel 17 Data hasil simulasi MLI 7 level minimum saklar tanpa filter dengan nilai beban RL yang berbeda-beda.....	47
Tabel 18 Data hasil simulasi MLI 9 level minimum saklar tanpa filter dengan nilai beban RL yang berbeda-beda	48
Tabel 19 Data hasil simulasi MLI 5 level minimum saklar menggunakan filter LC dengan nilai beban RL yang berbeda-beda	50
Tabel 20 Data hasil simulasi MLI 7 level minimum saklar menggunakan filter LC dengan nilai beban RL yang berbeda-beda	50
Tabel 21 Data hasil simulasi MLI 9 level minimum saklar menggunakan filter LC dengan nilai beban RL yang berbeda-beda	50
Tabel 22 Data hasil simulasi menggunakan metode NLCS tanpa filter dengan beban R berbeda-beda.....	53
Tabel 23 Data hasil simulasi metode NLCS menggunakan filter LC dengan beban R berbeda-beda.....	54
Tabel 24 Data hasil simulasi metode NLCS tanpa filter dengan beban RL berbeda-beda ...	55
Tabel 25 Data hasil simulasi metode NLCS menggunakan filter LC dengan beban RL berbeda-beda.....	56

DAFTAR LAMPIRAN

Lampiran 1 Rangkaian inverter 5 level minimum saklar pada software PSIM	62
Lampiran 2 Rangkaian pembangkit sinyal 5 level dengan teknik modulasi PWM	62
Lampiran 3 Rangkaian inverter 7 level minimum saklar pada software PSIM	63
Lampiran 4 Rangkaian pembangkit sinyal 7 level dengan teknik modulasi PWM	63
Lampiran 5 Rangkaian inverter 9 level minimum saklar pada software PSIM	64
Lampiran 6 Rangkaian pembangkit sinyal 9 level dengan teknik modulasi PWM	64

KATA PENGANTAR

Puji dan Syukur penulis panjatkan kepada Allah SWT. yang Maha Pengasih dan Maha Penyayang sehingga penulis dapat menyelesaikan tugas akhir ini dengan judul “INVERTER MULTILEVEL SUMBER DC TUNGGAAL DENGAN JUMLAH MINIMUM SAKLAR ELEKTRONIK”. Penyusunan tugas akhir merupakan salah satu syarat kelulusan pada pendidikan strata satu (S1) di Departemen Teknik Elektro Fakultas Teknik Universitas Hasanuddin sehingga penulisan tugas akhir ini tidak terlepas sebagai pemenuhan penulis untuk menyelesaikan studi sarjana.

Dalam penyelesaian tugas akhir, penulis menyadari banyaknya dukungan dan bantuan dari berbagai pihak. Oleh karena itu, pada kesempatan ini penulis mengucapkan terima kasih sebesar-besarnya kepada:

1. Kedua orang tua tercinta, Ibu Mardiana dan Bapak Syahrul sebagai orang tua yang sangat hebat, tak henti-hentinya memberikan do'a, dukungan dari berbagai aspek, ilmu, dan kasih sayang terdalem kepada penulis sehingga tugas akhir ini dapat terselesaikan dengan baik
2. Kakak Dedi, Kakak Desi, Kakak Untung, Kakak Ucus, Ongi dan Mirah, yang telah banyak membantu dalam menyediakan kebutuhan penulis dan selalu mendukung serta mendoakan setiap keputusan penulis. Dan tak lupa penulis juga berterima kasih kepada seluruh keluarga besar yang senantiasa memberikan do'a dan dukungan dalam bentuk apapun sehingga penulis dapat menyelesaikan tugas akhir ini
3. Bapak Prof. Dr.-Ing. Ir. Faizal A Samman, IPU, ACPE, APEC Eng. selaku dosen pembimbing yang senantiasa memberikan arahan, bimbingan, dan dukungan yang sangat berharga dalam proses penyelesaian tugas akhir penulis
4. Ibu Dr. A. Ejah Umraeni Salam, S.T., M.T. dan Ibu Ida Rachmaniar Sahali, S.T., M.T. selaku dosen penguji penulis yang telah menyempatkan waktunya dan memberikan berbagai saran, koreksi, dan arahan yang berarti dalam penyelesaian tugas akhir penulis
5. Seluruh dosen pengajar dan pegawai Departemen Teknik Elektro

Universitas Hasanuddin atas bimbingan, didikan, dan bantuan yang telah diberikan kepada penulis selama berkuliah di Universitas Hasanuddin

6. Selusin20 yakni Aqila, Janwar, Akhsa, Adit, Hayul, Dim, Khairus, Aflah, Arthur, Bryan, dan Fajar yang telah memberikan berbagai bantuan, dukungan, semangat, dan keceriaan kepada penulis selama menempuh perkuliahan di Universitas Hasanuddin
7. Timses seminar yakni Rani, Muli, Inna, Ghirah dan Yusril yang selalu ada membantu, mendukung, dan menyemangati penulis
8. Teman-teman PROCEZ20R yang telah menjadi keluarga penulis selama menempuh perkuliahan di Universitas Hasanuddin. Terima kasih telah memberikan banyak kenangan selama ini dan tetap semangat untuk mencapai cita-cita masing-masing
9. Teruntuk diri saya sendiri yang telah berjuang hingga akhir dan tak pernah menyerah hingga menyelesaikan tugas akhir serta lulus dari Universitas Hasanuddin.

Penulis menyadari sepenuhnya bahwa tugas akhir ini masih memiliki banyak kesalahan dan kekurangan serta masih jauh dari kata sempurna. Oleh karena itu, penulis menerima kritik dan saran dari para pembaca yang membangun untuk perkembangan penelitian ini dan perkembangan penulis. Semoga kesalahan dan kekurangan tersebut dapat menjadi pelajaran bagi kita semua. Akhir kata, melalui tugas akhir ini penulis berharap dapat turut serta dalam perkembangan ilmu pengetahuan dan teknologi dan tugas akhir ini bermanfaat bagi banyak orang nantinya.

BAB I

PENDAHULUAN

1.1 Latar Belakang

Energi terbarukan telah menjadi pusat perhatian dalam upaya mengurangi ketergantungan pada sumber energi fosil dan mengurangi dampak negatifnya terhadap lingkungan. Energi terbarukan adalah energi yang berasal dari sumber daya alam yang dapat diperbarui atau diisi ulang secara alami dalam jangka waktu yang relatif singkat. Sumber energi ini dianggap lebih ramah lingkungan dibandingkan dengan bahan bakar fosil seperti minyak, gas, dan batu bara, karena menghasilkan emisi karbon yang lebih rendah atau bahkan tidak ada sama sekali. Salah satu pemanfaatan energi terbarukan yang paling banyak digunakan yaitu sel surya atau fotoVoltaik. FotoVoltaik atau yang lebih dikenal dengan Pembangkit Listrik Tenaga Surya (PLTS) terdiri dari beberapa komponen yaitu: modul surya, baterai, *controller*, dan inverter. Salah satu peralatan penting dalam sistem PLTS adalah inverter. Inverter akan memegang peranan penting dalam konversi energi dari sumber listrik DC menjadi sumber listrik AC yang digunakan sehari-hari (Idris et al., 2015).

Inverter pertama kali diperkenalkan pada awal abad ke-20 sebagai bagian dari sistem elektrifikasi dan penggunaan listrik industri. Apabila dilihat dari struktur dan topologinya, inverter dapat dikelompokkan menjadi inverter konvensional (dua level) dan inverter multilevel yang merupakan pengembangan dari inverter konvensional (I Made Wiwit Kastawan, n.d.). Inverter konvensional awalnya dirancang dengan topologi sederhana dengan menggunakan transistor daya tinggi yang disebut thyristor untuk mengubah tegangan dan arus DC menjadi tegangan dan arus AC dengan frekuensi yang tetap. Implementasi inverter untuk menghasilkan tegangan dan arus AC dapat dilakukan dengan menggunakan konfigurasi setengah jembatan (*half-bridge configuration*) atau konfigurasi jembatan penuh (*full-bridge configuration*) yang merupakan struktur dasar dari inverter. Namun, inverter konvensional memiliki beberapa keterbatasan, seperti tingkat distorsi harmonik yang tinggi, rendahnya efisiensi dan masalah lain terkait dengan tegangan dan frekuensi *output*. Salah satu cara untuk mengatasi

keterbatasan tersebut yaitu dengan meningkatkan jumlah level tegangan inverter yang merupakan realisasi dari inverter multilevel.

Inverter multilevel adalah konverter yang mengubah sumber listrik DC menjadi sumber listrik AC dengan keluaran tegangan lebih dari dua tingkat. Peningkatan level tegangan yang dihasilkan akan mempengaruhi bentuk gelombang keluaran. Dimana, semakin tinggi level inverter semakin banyak komponen harmonisa yang dapat dieliminasi sehingga *Total Harmonic Distortion* (THD) yang dihasilkan semakin kecil. Bentuk gelombang keluaran yang dihasilkan inverter multilevel mendekati sinusoidal sehingga dapat mengurangi penggunaan komponen filter serta rugi-rugi *switching* juga berkurang. Pengaruh bentuk gelombang keluaran yang dihasilkan tergantung dari peningkatan level tegangan inverter. Semakin tinggi level tegangan, maka semakin baik kualitas gelombang keluaran yang dihasilkan (Husnaini et al., 2019). Tetapi, peningkatan level yang dilakukan akan meningkatkan jumlah komponen yang diperlukan. Oleh sebab itu, perlu dirancang inverter multilevel dengan jumlah komponen yang minimal.

Beberapa penelitian sebelumnya telah berupaya mengurangi jumlah komponen dalam inverter multilevel, namun, penggunaan jumlah saklar masih terbilang cukup banyak. Pada rangkaian inverter multilevel 7 level atau 9 level, misalnya, sering kali dibutuhkan lebih dari 10 saklar dan beberapa sumber DC, yang membuat sistem menjadi lebih kompleks dan mahal. Misalnya, penelitian oleh (Yarlagadda et al., 2023) merancang inverter multilevel 7 level dengan kemampuan toleransi kesalahan saklar, yang tetap menghasilkan tegangan 5 level selama gangguan. Rangkaian ini menggunakan dua belas saklar, dua dioda, dua kapasitor, enam sekring, dan satu sumber DC. Penelitian dari (Jakkula et al., 2022) merancang inverter 9 level dengan tiga belas saklar, tiga kapasitor, dan satu sumber DC, sementara (Panda et al., 2023) mengembangkan inverter boost 9 level dengan sepuluh saklar, dua kapasitor, dan tiga dioda. (Deng et al., 2023) merancang inverter 13 level dengan dua belas saklar, dua dioda, dan tiga kapasitor. Dapat dilihat, jumlah komponen, terutama saklar dalam penelitian-penelitian tersebut masih terbilang cukup banyak. Oleh sebab itu, diperlukan topologi baru inverter multilevel dengan penggunaan jumlah komponen saklar minimal yang dirancang untuk mengurangi biaya desain tanpa mengorbankan kualitas keluaran.

Penelitian ini merancang tiga topologi inverter multilevel baru, yaitu 5 level,

7 level, dan 9 level, dengan fokus pada pengurangan jumlah komponen dari rangkaian *Neutral Point Clamped* (NPC). Alasan utama penggunaan topologi NPC sebagai acuan dalam penelitian ini karena topologi NPC relatif mudah dimodifikasi. Salah satu tujuan utama penelitian ini adalah untuk meminimalkan penggunaan komponen saklar tanpa mengorbankan kualitas keluaran yang dihasilkan. Untuk mengevaluasi kinerja topologi baru ini, beberapa parameter utama akan diukur dan dibandingkan, termasuk daya masukan (*Pin*), daya keluaran (*Pout*), efisiensi, serta THD. Selain perancangan topologi baru, penelitian ini juga menghadirkan metode yang baru, yaitu *Nearest Level Capacitor Stage* (NLCS) untuk penentuan nilai kapasitor. Pemilihan metode NLCS didasarkan pada karakteristik rangkaian yang digunakan, dengan tujuan meningkatkan kualitas keluaran gelombang dan mengurangi harmonisa yang terjadi. Melalui penelitian ini, diharapkan topologi dan metode baru tersebut dapat menghasilkan inverter yang lebih efisien, dengan kualitas gelombang yang lebih baik, dan jumlah komponen yang lebih sedikit.

1.2 Rumusan Masalah

Berdasarkan latar belakang yang telah disampaikan, dapat dirumuskan permasalahan pada penelitian ini, yaitu:

1. Bagaimana merancang topologi inverter multilevel dengan jumlah komponen yang lebih sedikit, terutama dalam hal penggunaan saklar dengan tetap mempertahankan kualitas keluaran inverter?
2. Bagaimana perbandingan kualitas keluaran yang dihasilkan oleh topologi baru inverter multilevel minimum saklar dengan topologi inverter multilevel NPC?
3. Bagaimana pengaruh penggunaan berbagai nilai dan jenis beban terhadap kinerja topologi inverter multilevel minimum saklar yang dirancang, baik dengan maupun tanpa penggunaan filter LC?
4. Bagaimana penerapan metode *Nearest Level Capacitor Stage* (NLCS) terhadap kualitas keluaran inverter multilevel minimum saklar yang dirancang?

1.3 Tujuan Penelitian

Adapun tujuan yang ingin dicapai pada penelitian ini adalah sebagai berikut:

1. Merancang topologi baru inverter multilevel dengan jumlah komponen minimal,

terutama penggunaan komponen saklar dengan tetap mempertahankan kualitas keluaran inverter.

2. Menganalisis kinerja topologi inverter multilevel minimum saklar yang dirancang dan membandingkan dengan topologi inverter multilevel NPC.
3. Mengkaji pengaruh penggunaan berbagai nilai dan jenis beban resistif (R) serta resistif-induktif (RL) terhadap kinerja inverter multilevel yang dirancang, baik dengan maupun tanpa filter LC.
4. Menerapkan metode *Nearest Level Capacitor Stage* (NLCS) untuk penentuan nilai kapasitor, serta mengevaluasi dampaknya terhadap kualitas keluaran inverter multilevel minimum saklar yang dirancang.

1.4 Manfaat Penelitian

Manfaat dari penelitian ini, yaitu:

1. Untuk menghasilkan topologi baru inverter khususnya inverter multilevel dengan mengurangi jumlah komponen terutama saklar dengan tetap mempertahankan kualitas keluarannya.
2. Penelitian ini dapat memberikan dasar untuk inovasi lebih lanjut dalam desain inverter dan teknologi konversi daya, membuka peluang untuk pengembangan teknologi baru yang lebih efisien dan efektif.
3. Penelitian ini diharapkan dapat menjadi tolak ukur kemampuan dan potensi sebagai disiplin ilmu yang telah diperoleh di bangku perkuliahan.

1.5 Batasan Masalah

Agar penelitian lebih terarah, ruang lingkup perlu untuk didefinisikan dalam penelitian ini, di antaranya:

1. Penelitian ini terbatas pada perancangan tiga topologi inverter multilevel, yaitu 5 level, 7 level, dan 9 level, dengan pengurangan jumlah saklar. Topologi lain di luar tiga level tersebut tidak akan dibahas.
2. Fokus pengurangan komponen pada penelitian ini hanya terbatas pada jumlah saklar. Komponen lain seperti dioda atau kapasitor akan tetap dipertimbangkan sesuai kebutuhan desain.
3. Penelitian ini hanya menggunakan metode modulasi konvensional *Pulse Width*

Modulation (PWM). Teknik modulasi lainnya tidak akan dianalisis lebih lanjut.

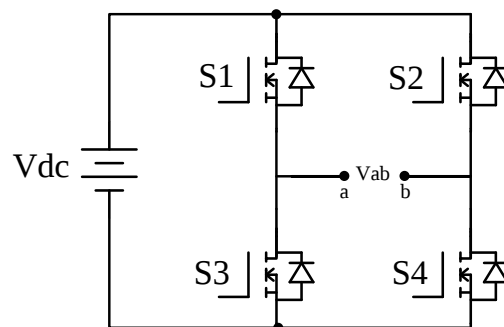
4. Simulasi dilakukan menggunakan beban resistif (R) dan beban resistif-induktif (RL) yang dipasang seri dengan variasi nilai resistansi dan induktansi tertentu. Beban lain seperti beban kapasitif atau kombinasi lainnya tidak akan dibahas.
5. Penelitian ini hanya menggunakan filter LC sederhana dengan nilai yang diperoleh dari *trial and error* untuk analisis pengaruh filter terhadap pengurangan harmonisa. Desain filter lain yang lebih kompleks tidak termasuk dalam lingkup penelitian ini.
6. Pengukuran yang dilakukan dalam penelitian ini terbatas pada daya masukan, daya keluaran, efisiensi, dan THD. Parameter lain seperti distorsi daya, rugi-rugi *switching*, atau suhu komponen tidak dianalisis.
7. Penelitian ini hanya menggunakan satu sumber DC dengan tegangan 240 Volt. Penggunaan beberapa sumber DC atau sistem penyimpanan energi tidak dibahas dalam penelitian ini.

BAB II

TINJAUAN PUSTAKA

2.1 Inverter

Inverter merupakan salah satu alat elektronika yang berfungsi untuk mengubah arus listrik searah (DC) menjadi arus listrik bolak balik (AC). Berdasarkan gelombang keluarannya inverter dapat dikelompokkan menjadi tiga yaitu persegi panjang (*square wave*), sinyal sinus termodifikasi (*modified sine wave*), serta gelombang sinus murni (*pure sine wave*) (Samman et al., 2021). Inverter secara luas dapat diklasifikasikan dalam dua tipe yaitu inverter satu fasa dan inverter tiga fasa. Untuk inverter satu fasa juga terbagi atas dua jenis yaitu inverter setengah jembatan (*half bridge*) dan inverter jembatan penuh (*full-bridge*). Dari setiap tipe ini dapat menggunakan perangkat terkendali *turn-on* dan *turn-off* (seperti BJT, MOSFET, IGBT, MCT, SIT, GTO) ataupun thyristor tergantung pada pengaplikasiannya (Ramady & Herawati, 2023). Pada umumnya, inverter digunakan sebagai pengendali kecepatan motor AC, catu daya AC, dan berbagai macam kebutuhan lainnya (Sinaga & Hiendro, n.d.). Struktur dan susunan dasar inverter dapat dilihat pada Gambar 1.



Gambar 1 Rangkaian inverter jembatan penuh (*Full-Bridge*)

Prinsip kerja dari inverter dapat dijelaskan dengan menggunakan rangkaian inverter jembatan penuh (*full-bridge*) yang terdiri dari 4 saklar seperti yang ditunjukkan pada gambar di atas. Ketika saklar S1 dan S4 dalam keadaan aktif (ON) maka arus akan mengalir ke beban V_{ab} dari titik a ke titik b, dan ketika saklar S2 dan S3 dalam keadaan aktif (ON) maka arus akan mengalir dari titik b ke titik a. Saklar S1 dan S2 pada lengan yang sama harus memiliki keadaan yang berbeda,

yaitu saat S1 ON maka S2 OFF. Begitu pula keadaan pada saklar S3 dan S4. Besarnya tegangan pada beban dapat ditunjukkan pada persamaan berikut (Maharmi, 2017).

$$\begin{aligned}
 V_{eff}^2 &= \frac{1}{T} \int_0^{2\pi} v(t)^2 dt \\
 &= \frac{1}{T} \int_0^{\pi} E^2 dt + \int_{\pi}^{2\pi} -E^2 dt \\
 &= \frac{1}{T} [E^2\pi + E^2 2\pi - E^2\pi] \\
 &= \frac{2\pi E^2}{2\pi} \\
 V_{eff}^2 &= E^2
 \end{aligned}$$

Jadi:

$$V_{eff} = E \quad (1)$$

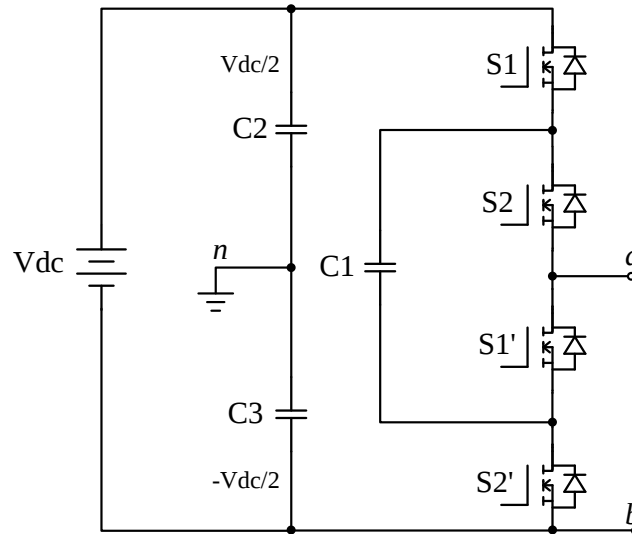
2.2 Multilevel Inverter

Multilevel inverter (MLI) adalah konverter yang berfungsi mengubah arus listrik DC menjadi arus listrik AC yang menghasilkan keluaran lebih dari dua tingkat level tegangan. Tegangan keluaran MLI memiliki kualitas yang lebih baik dan dapat mengurangi kandungan harmonik. Multilevel inverter banyak digunakan pada sumber *renewable energy photoVoltaics* dan juga dapat digunakan pada aplikasi seperti *adjustable speed AC motor drives*, *uninterruptible power supplies* (UPS) (Lubis et al., n.d.). MLI menjadi sangat populer dalam bidang industri dan akademik karena peningkatan dari kualitas daya dan efisiensi, serta rendahnya rugi-rugi THD yang dihasilkan. Umumnya, terdapat tiga jenis MLI konvensional yaitu *flying capacitor* (FC), *diode clamped* (DC) atau *neutral point clamped* (NPC), dan *cascaded H-bridge* (CHB) (Jena et al., 2023). Dalam penelitian ini akan difokuskan untuk menggunakan inverter satu fasa jenis NPC. Keuntungan utama dari inverter NPC yaitu hanya memerlukan satu sumber DC untuk menghasilkan tingkat tegangan keluaran yang diinginkan sehingga memberikan kelebihan dari segi ekonomi.

2.2.1 Flying Capacitor Multilevel Inverter

Flying Capacitor Multilevel Inverter (FCMLI) adalah salah satu jenis MLI yang tegangan keluarannya dihasilkan dari satu sumber tegangan DC. Keluaran

gelombang kotak bertingkat yang dihasilkan merupakan variasi topologi inverter dengan menggunakan kapasitor sebagai penyuplai tegangan (Sipangkar, 2021). FCMLI ini menggunakan beberapa komponen kapasitor yang dihubungkan secara seri dan paralel agar menghasilkan tegangan yang diinginkan. Untuk rangkaian FCMLI dapat dilihat pada Gambar 2.

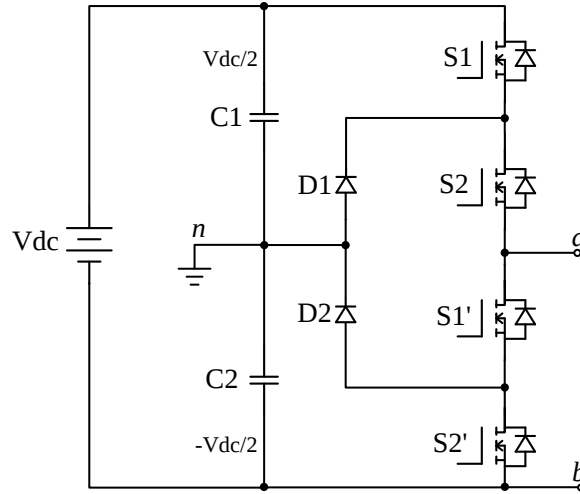


Gambar 2 Inverter multilevel tipe *flying capacitor*

Gambar di atas merupakan rangkaian FCMLI 3 tingkat yang menghasilkan tiga tingkat tegangan keluaran yaitu $+V_{dc}/2$, 0, dan $-V_{dc}/2$. Untuk menghasilkan tegangan $+V_{dc}/2$ saklar S1 dan S2 dalam keadaan aktif (ON), dan untuk menghasilkan tegangan $-V_{dc}/2$ saklar S1' dan S2' yang aktif, serta tegangan 0 diperoleh dari saklar S1 dan S1' atau S2 dan S2' yang aktif (Quedan, 2017).

2.2.2 Diode Clamped Multilevel Inverter

Diode Clamped Multilevel Inverter (DCMLI) yang juga dikenal dengan *Neutral Point Clamped* (NPC) merupakan jenis MLI yang prinsip kerjanya mirip dengan *flying capacitor* multilevel inverter. Hanya saja DCMLI ini menggunakan dioda sebagai penyearah dan pembatas arus agar menghasilkan bentuk gelombang keluaran yang menyerupai sinusoidal. Keluaran tegangan bertingkat yang dihasilkan berasal dari variasi topologi inverter dengan menggunakan kapasitor sebagai penyuplai sekaligus pembagi tegangan dari satu sumber tegangan DC (Lazuardy, 2019). Prinsip kerja dari rangkaian DCMLI dapat dicontohkan dengan menggunakan rangkaian DCMLI 3 tingkat seperti yang terlihat pada Gambar 3.



Gambar 3 Inverter multilevel tipe *diode clamped*

Untuk tegangan $+V_{dc}/2$ saklar S1 dan S2 dalam keadaan aktif (ON), arus mengalir dari sumber (kapasitor C1 mengisi) menuju beban melalui saklar S1 dan S2. Untuk tegangan 0 saklar yang aktif adalah S2 dan S1', sehingga tidak ada tegangan dari kapasitor yang dilepaskan ke beban. Pada kondisi ini beban dihubungkan langsung ke ground (*short circuit*). Dan untuk tegangan $-V_{dc}/2$ saklar S1' dan S2' yang aktif (ON), dalam kondisi ini arus mengalir dari sumber (kapasitor C2 mengisi) menuju beban (Rana et al., 2019).

Jika m adalah jumlah level, maka jumlah kapasitor yang digunakan pada rangkaian DCMLI dapat ditentukan melalui persamaan (2). Jumlah saklar S dan dioda D masing-masing juga dapat ditentukan melalui persamaan (3) dan (4) (Rana et al., 2019).

$$C = m - 1 \quad (2)$$

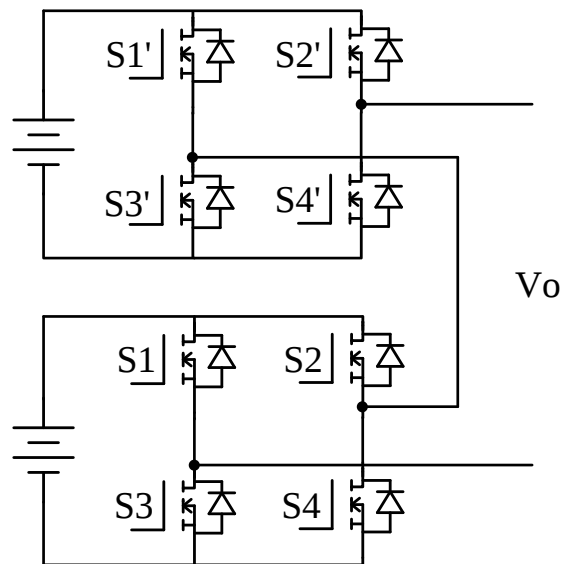
$$S = 2(m - 1) \quad (3)$$

$$D = (m - 1)(m - 2) \quad (4)$$

2.2.3 Cascaded H-Bridge Multilevel Inverter

Cascaded H-Bridge Multilevel Inverter (CHBMLI) merupakan jenis MLI yang tersusun dari beberapa rangkaian inverter *H-Bridge* dengan sumber DC terpisah dan setiap *output* dari rangkaian *H-Bridge* dihubungkan secara seri sehingga menghasilkan beberapa tingkat tegangan. Tiap rangkaian *H-Bridge* menghasilkan tingkat tegangan $+V_{dc}$, 0, dan $-V_{dc}$. Dengan menghubungkan beberapa rangkaian *H-Bridge* dan menggunakan teknik modulasi yang sesuai, dapat

menghasilkan bentuk gelombang tegangan keluaran hampir sinusoidal (Deepak et al., 2020; Pavan & Tatavarathi, n.d.).



Gambar 4 Inverter multilevel tipe *cascade H-bridge*

Banyaknya tingkatan gelombang yang dihasilkan ditentukan dari banyaknya rangkaian *H-Bridge* (n) yang digunakan dan dapat ditentukan dari persamaan berikut (Reddy et al., 2018).

$$m = 2n + 1 \quad (5)$$

2.4 Pulse Width Modulation

Pulse width modulation (PWM) atau modulasi lebar pulsa adalah suatu teknik modulasi yang membandingkan sinyal referensi (V_r) dengan sinyal *carrier* (V_c) (Soedjarwanto et al., 2023). PWM dapat dikatakan suatu teknik manipulasi dalam pengolahan sinyal gelombang dengan pengaturan besar kecilnya lebar pulsa (*duty dycle*) (Tauhid, n.d.). Prinsip dasar dari teknik PWM yaitu ketika amplitudo sinyal referensi lebih besar dari amplitudo sinyal *carrier*, maka dihasilkan sinyal *high* (ON). Dan jika amplitudo sinyal referensi lebih kecil dari amplitudo sinyal *carrier*, maka dihasilkan sinyal *low* (OFF) (Soedjarwanto et al., 2023). Konsep dari teknik modulasi ini adalah memberikan *duty cycle* yang berbeda-beda tiap saklar pada frekuensi tinggi untuk memperoleh *output* tegangan atau arus dengan frekuensi yang diinginkan (50 atau 60 Hz).

PWM dapat diwujudkan dengan *bipolar switching* dan *unipolar switching*. *Bipolar switching* merupakan keadaan pensaklaran yang mengalami keadaan pulsa

bertegangan positif dan negatif. Sedangkan *unipolar switching* dapat didefinisikan sebagai keadaan pensaklaran yang memiliki keadaan pulsa bertegangan positif, negatif, dan nol (Tauhid, n.d.).

Teknik PWM dapat diklasifikasikan menjadi dua jenis utama yaitu PWM berbasis referensi dan PWM berbasis *carrier*. Untuk PWM berbasis referensi yaitu Sinusoidal PWM (SPWM), PWM trapesium, PWM 60°, *Third Harmonic Injection* (THI), modulasi tangga, referensi hibrida dan *discontiinuous reference* PWM. Sinyal referensi dapat berupa bipolar atau unipolar tergantung dari struktur MLI. Adapun PWM berbasis *carrier* diklasifikasikan ke dalam dua kategori utama yaitu metode *Level Shift* PWM (LSPWM) dan *Phase Shift* PWM (PSPWM). Metode LSPWM juga diklasifikasikan menjadi dua yaitu metode frekuensi yang sama dan metode frekuensi yang tidak sama (Prabaharan & Palanisamy, 2017).

2.5 Total Harmonic Distortion

Total Harmonic Distortion (THD) adalah perbandingan antara nilai RMS dari seluruh komponen harmonisa terhadap nilai RMS dari fundamental. THD biasanya dinyatakan dalam bentuk persentase (% THD). Indeks THD ini digunakan untuk mengukur besarnya penyimpangan dari bentuk gelombang periodik yang mengandung harmonisa dari gelombang sinusoidal murninya. Harmonisa terdiri dari distorsi harmonisa arus (THD-I) dan distorsi harmonisa tegangan (THD-V). Distorsi harmonisa arus terjadi akibat dari pemakaian beban yang tidak linear (non-linear) pada pengguna tenaga listrik. Sedangkan distorsi harmonisa tegangan terjadi karena adanya harmonisa arus yang melewati impedansi disisi beban. Untuk menghitung THD dari arus dan tegangan distorsi menggunakan persamaan (6) dan (7) (Panggabean et al., 2022).

$$V_{THD} = \frac{\sqrt{\sum_{n=2}^{\infty} V_n^2}}{V_1} \times 100\% \quad (6)$$

Keterangan:

V_n = nilai tegangan harmonisa (V)

V_1 = nilai tegangan fundamental (V)

n = komponen harmonisa maksimum yang diamati

$$I_{THD} = \frac{\sqrt{\sum_{n=2}^{\infty} I_n^2}}{I_1} \times 100\% \quad (7)$$

Keterangan:

I_n = nilai arus harmonisa (V)

I_1 = nilai arus fundamental (V)

n = komponen harmonisa maksimum yang diamati

Hasil akhir dari persamaan (6) dan (7) adalah persentase yang membandingkan komponen harmonik dengan komponen fundamental. Semakin tinggi persentase yang dihasilkan, semakin banyak distorsi yang muncul pada sinyal listrik.

Menurut standar IEEE 519:2022, THD maksimum yang diizinkan untuk aplikasi tegangan rendah adalah 8% dan untuk harmonik individu adalah 5%. Tabel 1 menunjukkan batas distorsi tegangan yang lebih detail sesuai dengan standar IEEE 519:2022 (IEEE Standards, 2022).

Tabel 1 Batas distorsi tegangan berdasarkan standar IEEE 519:2022

Tegangan Sistem	Distorsi Harmonik Individu (%)	Total Harmonik Distorsi (THD) (%)
$V \leq 1.0 \text{ kV}$	5.0	8.0
$1 \text{ kV} < V \leq 69 \text{ kV}$	3.0	5.0
$69 \text{ kV} < V \leq 161 \text{ kV}$	1.5	2.5
$161 \text{ kV} < V$	1.0	1.5

Sumber: (IEEE Standards, 2022)

2.6 Efisiensi Daya

Efisiensi daya pada rangkaian inverter multilevel menggambarkan seberapa baik inverter mengubah daya listrik dari sumber DC menjadi daya listrik AC, dengan mempertimbangkan kerugian yang terjadi selama proses konversi. Secara umum, efisiensi daya diukur dengan membandingkan daya keluaran (daya yang dikirimkan ke beban) dengan daya masukan (daya yang disuplai dari sumber DC). Adapun persamaan efisiensi daya yang dimaksudkan ditunjukkan pada persamaan (8).

$$Efisiensi = \frac{Daya \text{ Keluaran}}{Daya \text{ Masukan}} \times 100\% \quad (8)$$

2.7 Filter Pasif

Filter pasif merupakan rangkaian filter yang hanya menggunakan komponen-komponen pasif saja yaitu resistor, kapasitor dan induktor. Filter pasif

digunakan untuk mengatasi masalah THD, konsep *Passive Power Filter* (PPF) dapat mengurangi gangguan harmonik di bawah standar yang telah ditetapkan IEEE (Hidayat et al., 2022). Salah satu jenis filter pasif yaitu *low pass filter* (LPF). LPF merupakan rangkaian filter sinyal di mana sinyal dengan frekuensi di bawah frekuensi *cut-off* dapat melewati dan akan melemahkan sinyal dengan frekuensi yang lebih tinggi dari frekuensi *cut-off*. Salah satu rangkaian LPF yang paling umum yaitu filter LC. Filter LC adalah filter yang menggunakan induktor (L) dan kapasitor (C) yang dipasang secara paralel seperti pada Gambar 5. Frekuensi *cut-off* dapat diperoleh menggunakan persamaan 9 (Giyantara & Susanto Tjiang, n.d.):

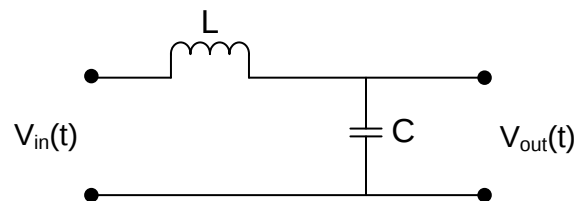
$$f_c = \frac{1}{2\pi\sqrt{LC}} \quad (9)$$

Dimana:

f_c = frekuensi *cut-off* (Hz)

L = induktansi (H)

C = kapasitansi (F)



Gambar 5 Filter LC

2.8 Ulasan Penelitian Serupa

Berdasarkan literatur *review* yang telah dilakukan, berikut adalah penelitian serupa yang menunjang penelitian ini:

Tabel 2 Ulasan penelitian serupa

Penulis	Level Inverter	Jumlah Saklar	Jumlah Dioda	Jumlah Kapasitor	Jumlah Sumber	Jenis Filter	Nilai Komponen Filter	THD	Beban
(Kumari et al., 2023)	5	6	1	1	1	LC	L: 0,40mH C: 4,7uF	- Dengan filter = 4,20% - Tanpa filter = 8,72%	R = 140Ω Dan RL = 140Ω, 200mH
(Tamasas et al., 2014)	5	16	12	4	1	-	-	-	RL = 200Ω, 100mH
(Yarlagadda et al., 2023)	7	8 + 3 saklar cadangan	2	2	1	-	-	-	R = 100Ω Dan RL = 100Ω, 200mH
(Yusof et al., 2012)	7 dan 5	5 dan 6	4 dan 8	-	2 dan 3	LCL	L: 7mH x 2 C: 2200 uF Dan L: 5mH x 2 C: 2200 uF	1,876% dan 1,175%	-

Penulis	Level Inverter	Jumlah Saklar	Jumlah Dioda	Jumlah Kapasitor	Jumlah Sumber	Jenis Filter	Nilai Komponen Filter	THD	Beban
(Jena et al., 2023)	7	8	1	2	1	-	-	- Tegangan = 11,6% - Arus = 5,4%	RL = 30Ω, 80mH
(Veerendra et al., 2023)	7	8	4	3	1	LC	-	- Dengan filter = 2,29% - Tanpa Filter = 18,86%	-
(Umashankar et al., 2013)	7	5	-	-	4	-	-	- Metode PD = 18,07% - Metode POD = 16,12% - Metode APOD = 18,40%	R = 10Ω
(Parimalasundar et al., 2023)	7	10	-	-	3	-	-	- Tegangan = 12,27% - Arus = 4,7%	R = 100Ω Dan RL = 100Ω, 25mH
(Jain, 2012)	7	9	-	-	3	LC	L: 10mH C: 100uF	2,09%	R = 12Ω
(Bute & Mittal, 2020)	7	12	-	-	3	-	-	17,89%	RL = 100Ω, 150mH
(Choi & Kang, n.d.)	7	8	-	-	3	-	-	-	R = 100 Ω
(Chulan & Yatim, 2014)	7	6	2	-	3	LC x 2	L: 30mH C: 3uF Dan L: 30mH C: 12uF	- Tegangan = 0,62% - Arus = 0,62%	R = 118 Ω Dan RL = 118 Ω, 200mH
(Roy et al., 2021)	7	9	2	3	1	-	-	- Tegangan = 11,99% - Arus = 8,68%	R = 33Ω Dan RL = 50Ω, 50mH Dan L = 150mH
(Sandeep et al., 2014)	7	10	10	3	1	RLC	R: 2Ω L: 5mH C: 2uF	0,24%	RL = 150Ω, 30mH
(Sarwer et al., 2023)	7 dan 9	8 dan 10	-	3 dan 4	1	-	-	- Tegangan dan arus = 13,09% dan 4,57% - Tegangan dan arus = 9,29% dan 2,29%	- R = 50Ω, 75Ω, 100 Ω - L = 50mH, 100mH
(Ahmed et al., n.d.)	7 dan 11	6 dan 8	-	-	4 dan 3	LC	0,5mH dan 10uF	- Tanpa filter = 18,24% dan 11,05% - Dengan filter 0,88% dan 0,56%	R = 25Ω
(Panda et al., 2023)	9	10	3	2	1	-	-	- MI 0,15 = 14,12% - MI 0,6 = 10,39% - MI 0,95 = 8,41%	- R = 50 Ω - RL = 50 Ω, 120mH - RL = 60 Ω, 150mH
(Mustafa et al., 2023)	9	11	1	2	1	-	-	- Tegangan = 1,44% - Arus = 9,31%	- R = 100 Ω - RL = 100 Ω, 120mH - RL = 500 Ω, 360mh
(Maurya & Mishra, 2022)	9	11	-	2	1	-	-	- Tegangan = 9,37% - Arus = 2,95%	-R = 50 Ω -R = 100 Ω -RL = 50 Ω, 10mH

Penulis	Level Inverter	Jumlah Saklar	Jumlah Dioda	Jumlah Kapasitor	Jumlah Sumber	Jenis Filter	Nilai Komponen Filter	THD	Beban
(Jakkula et al., 2022)	9	13	-	3	1	-	-	16,49%	RL = 100 Ω , 120mH
(Odeh & Nnadi, 2013)	9	10	8	-	2	-	-	10,12%	RL = 50 Ω , 10mH
(Siddique et al., 2019)	11	8	-	-	3	-	-	-	R = 30 Ω , 50 Ω , 60 Ω , 100 Ω , L = 100mH
(Deng et al., 2023)[14]	13	12	2	3	1	-	-	10,37%	R = 80 Ω , RL 80 Ω , 15mH
(Kannan & Kaliyaperumal, 2021)	13	13	2	3	1	-	-	- MI 0,9 = 7,8% - MI 0,75 = 9,5%	R = 50 Ω , L = 30mH